

⑫公開特許公報 (A)

昭54-133812

⑬Int. Cl.²
H 04 J 15/00
H 04 L 27/00
H 04 L 27/22

識別記号
96(8) A 0
96(7) A 1
98(5) E 22

⑭日本分類
6242-5K
7240-5K
7240-5K

⑮内整理番号
⑯公開 昭和54年(1979)10月17日
発明の数 1
審査請求 未請求

(全 7 頁)

⑯位相同期回路

⑰特 願 昭53-41672

⑱出 願 昭53(1978)4月7日

⑲発明者 吉田泰玄

東京都港区芝五丁目33番1号
日本電気株式会社内

⑳発明者 田頭義視

東京都港区芝五丁目33番1号

日本電気株式会社内

㉑出願人 日本電気株式会社

東京都港区芝五丁目33番1号

㉒代理 人 弁理士 内原晋

明細書

路。

1. 発明の名称

位相同期回路

2. 特許請求の範囲

符号伝送速度 f_s なる主データ信号で
 2^n ($n=1, 2, 3, \dots$) 相 P S K 变調された信号が
 符号伝送速度 f_s なる副データ信号で位相変化
 量 α ラジアン ($\alpha < \frac{\pi}{2n}$) の 2 相 P S K 变調された
 複合 P S K 变調信号をある再生搬送波で位相検波
 する位相検波器と、ある制御信号により前記搬送
 波の周波数を可変する電圧制御発振器と、前記位
 相検波器の出力から前記副データ信号を再生する
 第 1 の手段と、前記第 1 の手段の出力により前記
 位相検波器の出力から前記副データ信号成分が除去
 された少なくとも 2 個の直交関係にある信号を得る第
 2 の手段と、前記第 2 の手段の出力を 2^n
 通倍し位相誤差信号を得、これを前記制御信号とする
 第 3 の手段とを含むことを特徴とする位相同期回

3. 発明の詳細な説明

本発明は、主データ信号によつて P S K
 (Pase-Shift Keying) 变調された信号が、
 副データ信号によつて更に 2 相 P S K 变調された
 複合 P S K - P S K 变調波より基準搬送波を再生す
 るために用いられる位相同期回路に関するもので
 ある。

近年搬送波デジタル伝送方式の発達はめざまし
 く、すでに種々の実用化回線が存在しているが、
 最近では求められる伝送方式が多様化する傾向に
 あり、汎用性があり、運用効率の高い伝送方式に
 ついて検討がなされ始めた。その一つとして本発
 明者等が昭和 53 年 3 月 29 日に出願した「搬
 送波デジタル伝送方式」がある。

これは P S K 变調を用いた主データ回路に 2 相
 P S K 变調でもつて副データ信号を複合伝送させ
 るもので、この方法によると副データ信号の符号
 伝送速度を主データ信号のそれに比して、ある比

率以下にすれば、主データ信号の誤り率に影響を与えることなく、副データ信号を効率よく伝送することができる。

このとき、副データ信号による位相偏位置 α は主データ信号の相数を 2^n ($n=1, 2, \dots$)とするとき、 $\alpha = \frac{\pi}{2^n}$ の時、一番効率がよい。このとき、変調出力ベクトルは 2^{n+1} 相PSK信号と同じとなる。このような変調波を位相検波するには、従来用いられる遅延検波を用いるか、あるいは同期検波を用いればよいが、同期検波を用いる場合には次のような問題点が存在する。

即ち、主データ信号成分は 2^n 相位相検波しなければならないが、基準搬送波を再生する位相同期回路には 2^{n+1} 相用のそれを使用せねばならない点である。 2^{n+1} 相位相同期回路には周知の如く $\frac{2\pi}{2^{n+1}}$ ラジアン毎に引込安定点が存在し、 2^n 相位相検波には不都合な $\frac{2\pi}{2^{n+1}}(2l+1)(l=0, 1, \dots, \frac{2^{n+1}}{2}-1)$ ラジアンの 2^n 個の引込安定点を含む。このような不都合な引込位相を、避ける手段として知られ

- 3 -

を再生する第1の手段と、この第1の手段で再生された副データ信号を制御信号として、検波器出力から副データ信号成分が除去された少なくとも、2個の直交関係にある信号を得る第2の手段と、この第2の手段で得られた信号を 2^n てい倍処理し、位相誤差信号を得る第3の手段と、この第3の手段の出力信号で周波数制御される電圧制御発振器とを含む回路で構成するところにある。

以下詳細に説明する。

第1図は、本発明による位相同期回路が対象とする姿調系であり、1は送信局部発振器、2は α 位相変調器、3は π 位相変調器である。送信局部発振器1の出力信号は α_1 位相変調器2に供給され、ここで副データ信号(CH1)によつて位相偏位 $\alpha_1(<\frac{\pi}{2})$ の2相PSK変調される。更に、その出力信号は π 位相変調器3に供給され、ここで主データ信号(CH2)によつて位相偏位 π の2相PSK変調される。即ち、第1図は主データ信号が2相PSK変調の場合を表わしている。第2図は第1図における出力信号ベクトルを表わしてお

ているものは、変調信号をバースト状にしたTDMA方式がある。この方式はバーストの先頭にブリアンブルワードと称する固定パターンを配信するため、この固定パターンによつて、搬送波抽出回路の引込位相をただ一つに固定することができる。しかしながら、この方式が利用できるのは、変調信号がバースト状になつてゐる場合に限られ、変調信号が連続となつてゐる方式には適用できないし、又、この方式に適用できる有効な手段を示す従来例がない。

本発明の目的は上述問題点を除去し、変調信号が連続波であるシステムに適用でき得る位相同期回路を提供するにある。本発明の特徴は変調系において、副データ信号による位相偏位数 α を $\alpha < \frac{\pi}{2^n}$ に選択し、変調出力のベクトル配信を 2^{n+1} 相PSK波のそれと異なるものとし、且つ、上記複合PSK変調システムの位相同期回路として、入力信号を位相検波する位相検波器と、前記検波器出力より、符号伝送速度 f_s なる副データ信号

- 4 -

り、 $a_0 \rightarrow a_1$ の変化は主データ信号成分、 $a_0 \rightarrow b_0$ および $a_1 \rightarrow b_1$ は副データ信号成分を表わしている。

第3図は、第1図に対する本発明による位相同期回路の実施例であり、4は4相位相検波器、5～6は減衰器、7は加算器、8は減算器、9は積回路、10は低域ろ波器(LPF)、11は識別器、12～13はアナログスイッチ(SW)、14は加算器、15は減算器、16～17は減算器、18は積回路、19は低域ろ波器(LPF)、20は電圧制御発振器(VCO)である。

又、第4図は第3図における各部の出力信号波形であり、横軸 θ は入力信号と電圧制御発振器20の出力信号との位相関係を表わしている。以下、第3図の動作を第4図を用いて説明する。入力信号は4相位相復調器4に供給され、電圧制御発振器20の出力信号を基準搬送波として同期検波され、その出力に s_1 及び s_2 なる互いに直交関係にある出力信号を得る。ここで、入力信号が第2図で表わされるベクトルで変化していれば、 s_1 、

- 5 -

-48-

- 6 -

S_1 において $a_1 \sim a_6$ 及び $b_1 \sim b_6$ の点が検波出力信号となる。次に副データ信号を再生する方法について説明する。まず、加算器 7 において信号 S_1 と減算器 5 を介した信号 S_2 を振幅比 $1 : \tan \frac{\alpha_1}{2}$ で加算することによつて、信号 S_2 より $\frac{\alpha_1}{2}$ 遅れた信号 S_3 を得る。又減算器 8 において、信号 S_2 から減算器 6 を介した信号 S_4 を振幅比 $1 : \tan \frac{\alpha_1}{2}$ で減算することによつて、信号 S_4 より $\frac{\alpha_1}{2}$ 遅れた信号 S_5 を得る。上記操作によつて得た信号 S_3, S_5 を横回路 9 において、2 てい倍処理することによつて信号 S_6 を得る。信号 S_6 は $0 - \pi$ 位相変化を有する主データ信号成分が除去されたもので、副データ信号成分のみとなつてゐる。第 4 図の信号 S_6 における a_{10}, a_{11} 及び b_{10}, b_{11} は副データ信号による変化を表わしている。更に、信号 S_6 を低域ろ波器 10 に通すことによつて、受信熱雑音及び主データ信号によるジッタ成分を除去し、識別器 11 において識別すれば、その出力で信号 S_7 なる副データ信号を再生することができる。

- 7 -

たかも 2 相の復調信号の如くになつてゐるので、この出力信号を利用して 2 てい倍処理を行なえば、第 3 図の位相同期回路として成立する。即ち、横回路 18 において、信号 S_6 および S_{10} を掛け合わせることによつて、 S_{11} の如き位相誤差信号を得ることができるので、その出力を熱雑音及び残留ジッタ成分を除去する低域ろ波器 19 を介し、電圧制御発振器 20 の制御信号とすれば、第 3 図の位相同期回路は動作する。ここで、位相誤差信号 S_{11} に着目すると、位相安定点が a_{14}, a_{15} 及び b_{14}, b_{15} に存在するよう見えるが、 b_{14}, b_{15} は安定点とはなり得ない。何故ならば、 b_{14}, b_{15} に引込んだとすると信号 S_{11} は副データ信号の変化によつて、 c_1 及び c_2 の 2 値となり、キャリアジッタが増大し、ループを保てなくなるからである。よつて、位相安定点(引込安定点)は a_{14} 及び a_{15} の π ラジアン毎となり、第 3 図における位相同期回路には、不都合な引込安定点は存在しない。

次に、主データ信号が 4 相 P S K 波の場合につ

いて、圖データ信号成分を含まない、互いに直交関係にある信号 S_1 及び S_{10} を得る方法について説明する。まず加算器 14 において信号 S_1 と減算器 16 を介した信号 S_2 を振幅比 $1 : \tan \alpha_1$ で加算することによつて、信号 S_2 より α_1 遅れた信号 S_3 を得る。又、減算器 15 において信号 S_1 から減算器 17 を介した信号 S_4 を振幅比 $1 : \tan \alpha_1$ で減算することによつて、信号 S_4 より α_1 遅れた信号 S_5 を得る。更に、アナログスイッチにおいて入力信号 S_1 及び S_2 のうち制御信号 S_6 が負の場合、入力信号 S_1 を選択し、又、正の場合入力信号 S_2 を選択すれば、その出力信号として S_6 を得る。信号 S_6 は復調された主データ信号でもあり、 $a_{12}, b_{12} \rightarrow a_{13}, b_{13}$ が主データ信号となる。一方、信号 S_{10} は次のように得られる。アナログスイッチ 10 において、入力信号 S_1 及び S_2 のうち制御信号 S_6 が負の場合、入力信号 S_1 を選択し、又、正の場合入力信号 S_2 を選択することによつて、出力信号として S_{10} が得られる。ここで、信号 S_6 及び S_{10} はあ

- 8 -

いて説明する。第 5 図は本発明による位相同期回路が対象とする変調系であり、21 は送信局部発振器、22 は α_1 位相変調器、23 は 4 相位相変調器である。送信局部発振器 1 の出力信号は α_1 位相変調器 22 に供給され、ここで副データ信号によつて位相偏位 α_2 ($< \frac{\pi}{4}$) の 2 相 P S K 変調され、更に 4 相位相変調器 23 において主データ信号 C H 2 及び C H 3 によつて 4 相位相変調され、出力信号となる。第 6 図は、第 5 図における出力信号のベクトル図であり、 $a_1 \sim a_8$ 間の変化は主データ信号成分、又、 $a_1 \rightarrow b_1, a_2 \rightarrow b_2, a_3 \rightarrow b_3, a_4 \rightarrow b_4, a_5 \rightarrow b_5$ は副データ信号成分を表わしている。第 7 図は、第 5 図における変調系に対する本発明による位相同期回路の実施例であり、24 は 4 相位相検波器、25, 27, 38, 44 は加算器、26, 28, 39, 45 は減算器、29~32, 40~41 は減算器、33~35, 46~48 は横回路、36 は低域ろ波器、37 は識別器、42~43 はアナログスイッチ、49 は低域ろ波器、50 は電圧制御発振器である。

- 10 -

又、第8図は第7図における各部の出力信号波形であり、横軸θは入力信号と電圧制御発振器50との位相関係を表わしている。第7図における動作を以下説明する。入力信号は4相位相検波器24に入り、ここで、電圧制御発振器50の出力信号を基準搬送波として位相検波され、信号S₁₁及びS₁₂なる互いに直交関係にある出力信号を得る。ここで入力信号が第6図の如きP8K変調されていれば、信号S₁₁、S₁₂においてa₁₁～a₁₂、b₁₁～b₁₂の値が検波出力信号となる。次に副データ信号を再生する方法について説明する。まず、加算器25において信号S₁₁と減算器29を介した信号S₁₃とを、振幅比1:tan $\frac{\alpha_1}{2}$ で加算し、その出力として信号S₁₄に比して $\frac{\alpha_1}{2}$ ラジアン遅れた信号S₁₅を得る。次に減算器において、信号S₁₁から減算器30を介した信号S₁₆を振幅比1:tan $\frac{\alpha_1}{2}$ で減算し、その出力で信号S₁₁に比して $\frac{\alpha_1}{2}$ ラジアン遅れた信号S₁₇を得る。又、加算器27において信号S₁₁と、減算器31を介した信号S₁₈を振幅比tan $(\frac{\pi}{4} + \frac{\alpha_1}{2})$:1で加算して、そ

-11-

の出力で信号S₁₁に比して $(\frac{\pi}{4} + \frac{\alpha_1}{2})$ ラジアン遅れた信号S₁₉を得る。同様に減算器28において減算器32を介した信号S₁₁から信号S₁₁を振幅比1:tan $(\frac{\pi}{4} + \frac{\alpha_1}{2})$ で減算し、その出力で信号S₁₁に比して $(\frac{\pi}{4} + \frac{\alpha_1}{2})$ ラジアン遅れた信号S₂₁を得る。上記操作で得た信号S₁₆及びS₁₉を横回路33で、又、信号S₁₆及びS₂₁を横回路34で掛け合わせることによつて、信号S₁₈、S₂₀をそれぞれ得ることができる。更にS₁₆とS₂₁を横回路35で掛け合わせれば、その出力でS₂₀を得る。ここで信号S₂₀は検波信号S₁₁、S₁₂を4倍したものである。主データ信号による $\frac{w\pi}{2}$ (m=0, 1, 2, 3)ラジアン変化は除去されており、副データ信号成分のみとなつてゐる。信号S₂₀中副データ信号はa₁₁～a₁₂及びb₁₁～b₁₂の値をとる。そこで信号S₂₀を熱雑音及び主信号による残留ジッタを除去する低域ろ波器36を通して、識別器37によつて識別すれば信号S₂₁の如き副データ信号を再生することができる。

次に副データ信号を含まない互いに直交関係に

-12-

ある信号S₁₄及びS₁₅を得る方法について述べる。まず、加算器38において信号S₁₂と減算器40を介した信号S₁₉とを、振幅比1:tan α_2 で加算し、その出力で、信号S₁₁に比して α_2 ラジアン遅れた信号S₂₂を得る。同様にして、減算器39において、信号S₁₁から減算器41を介した信号S₁₁を振幅比1:tan α_2 で減算し、その出力で、信号S₁₁に比して α_2 ラジアン遅れた信号S₂₃を得る。そこで、アナログスイッチ42において、入力信号S₁₁及びS₁₂のうち制御信号S₂₁が負の場合、入力信号S₁₁を選択し、正の場合入力信号S₁₁を選択するようすれば、その出力信号としてS₂₄を得ることができる。一方、アナログスイッチ43において、入力信号S₁₁及びS₁₂のうち制御信号S₂₁が負の場合、入力信号S₁₁を選択し、正の場合、入力信号S₁₁を選択するようすれば、その出力信号としてS₂₅を得ることができる。

ここでS₂₄及びS₂₅は副データ信号が除去された主データ信号の復調信号でもあり、主データ信号としてa₂₁～a₂₂、b₂₁～b₂₂の値をとる。次に、

位相誤差信号S₂₆を得る方法について述べる。信号S₂₄及びS₂₅は前述した如く主データ信号成分のみであり、4相の復調信号とみなせるので、信号S₂₄及びS₂₅を用いれば、通常の4相の位同期回路を用いることができる。ここでは横回路を用いた回路について説明する。

まず、加算器44において、信号S₂₄とS₂₅を加算し、信号S₂₄に比して $\frac{\pi}{4}$ ラジアン遅れた信号S₂₆を得る。同様に減算器45において信号S₂₄から信号S₂₅を減算し、信号S₂₅に比して $\frac{\pi}{4}$ ラジアン遅れた信号S₂₇を得る。上記操作で得た信号S₂₆及びS₂₇を横回路47で掛け合わせることによつて、信号S₂₈を得る。一方、横回路46において信号S₂₄及びS₂₅を掛け合わせ信号S₂₉を得る。更に、信号S₂₈とS₂₉を横回路48において、掛け合わせれば信号S₃₀を得ることができる。信号S₃₀は信号S₂₄及びS₂₅を4倍処理したもので、位相誤差信号となる。よつて信号S₃₀を熱雑音及び残留ジッタを除去する低域ろ波器49を介して、電圧制御発振器50に制御信号として供給

-13-

-50-

-14-

し、周波数制御されれば、第7図による回路は正常動作する。ここで、信号 S_{10} において位相安定点(引込安定点)は $a_{10} \sim a_{11}$ 及び $b_{10} \sim b_{11}$ に存在する如くみえるが、前述した S_{11} の場合と同様に、 $b_{10} \sim b_{11}$ は引込安定点とはなり得ない。何故ならば、 $b_{10} \sim b_{11}$ のいずれかに引込んだとすると、副データ信号の変化によつて $b_{10} \sim b_{11}$ と $C_{10} \sim C_{11}$ との2値となり、キヤリヤジツタが増大し、ループを保てなくなるからである。

よつて本回路は一ラジアン毎の位相安定点のみとなり、不都合な引込み安定点は存在しない。

以上説明した如く、変調系において主データ信号によるPSK変調が 2^n 相($n=1, 2, \dots$)の場合に、副データ信号による2相PSK変調の位相偏位量を $\alpha < \frac{\pi}{2n}$ に選択し、復調系において、本発明による位相同期回路を用いれば、不都合な引込み安定点は存在しない。尚、副データ信号の位相偏位量は $\alpha = \frac{\pi}{2n}$ の時が一番効率がよく、その値を減ずると C_{10} 値で $20 \log \frac{\sin \alpha}{\sin \frac{\pi}{2n}}$ だけ劣化するので、出来るだけ α は大きくとるのが望ましい

-15-

は減算器、7, 14, 25, 27, 38, 44は加算器、8, 15, 26, 28, 39, 45は減算器、9, 18, 33~35, 46~48は積回路、10, 19, 36, 49は低域ろ波器、11, 37は識別器、12~13, 42~43はアナログスイッチ、20, 50は電圧制御発振器、22は α 位相変調器、23は4相位相変調器である。

代理人弁理士内原晋

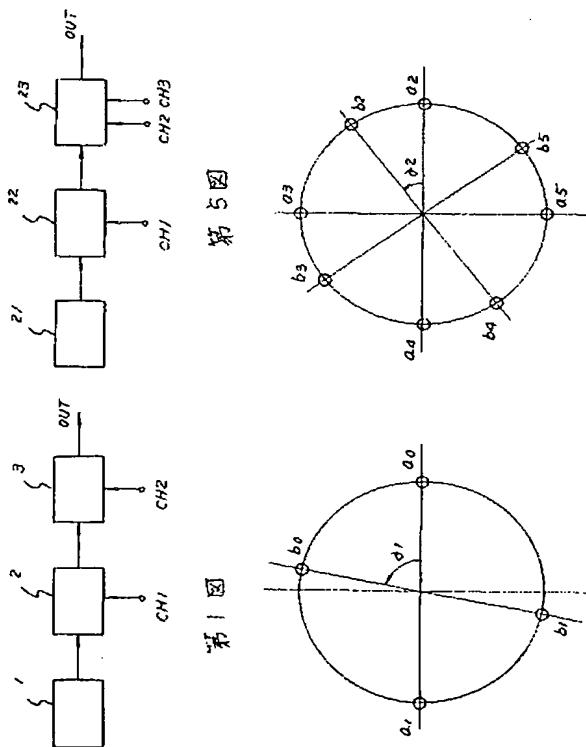
が、その場合、不都合な引込安定点に引込んだ際のキヤリヤジツタの増大があまり顕著とならなくなり、不都合な引込安定点に引込む確率が生じてくる。そこでそのような場合は、位相誤差信号 S_{11} あるいは S_{10} が1値か2値かを判別し、2値の場合にはループを外すような手段を用いれば、不都合な引込みを避ける有効な手段となる。

4. 図面の簡単な説明

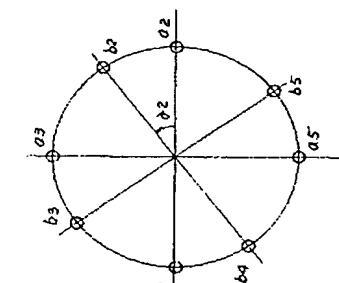
第1図は本発明による位相同期回路が対象とする変調系-1、第2図は変調系-1の出力信号ベクトル図、第3図は本発明による位相同期回路の実施例、第4図は第3図の回路の各部波形、第5図は本発明による位相同期回路が対象とする変調系-2、第6図は変調系-2の出力信号ベクトル図、第7図は本発明による位相同期回路の実施例、第8図は第7図における回路の各部波形であり、

1及び21は送信局部発振器、2は α 位相変調器、3は位相変調器、4及び24は4相位相検波器、5~6, 16~17, 29~32, 40~41

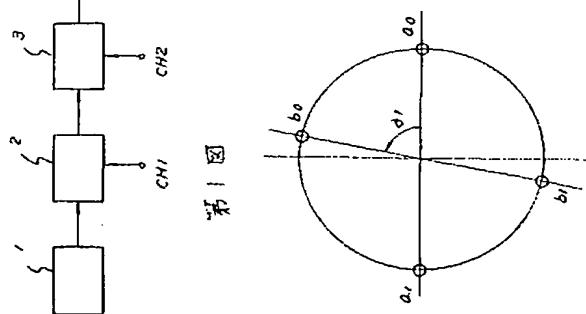
-16-



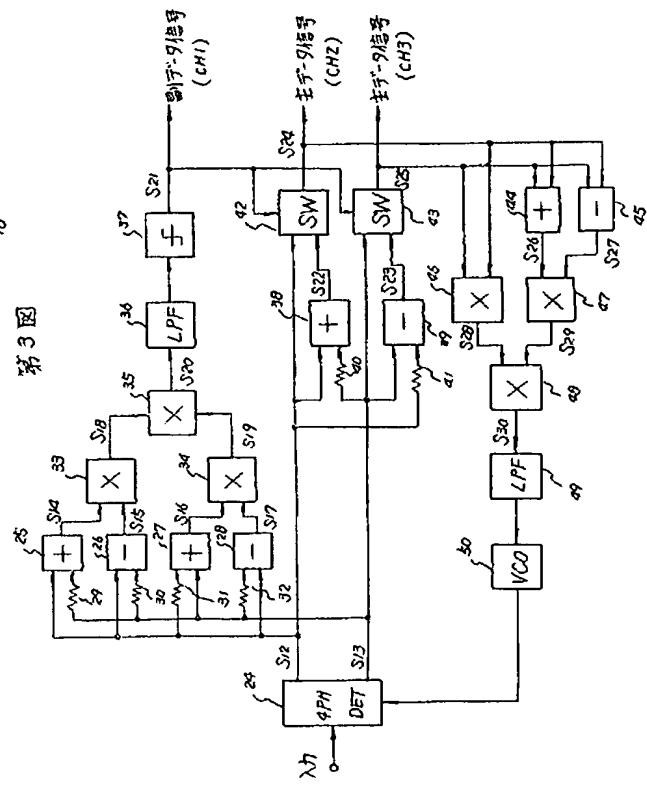
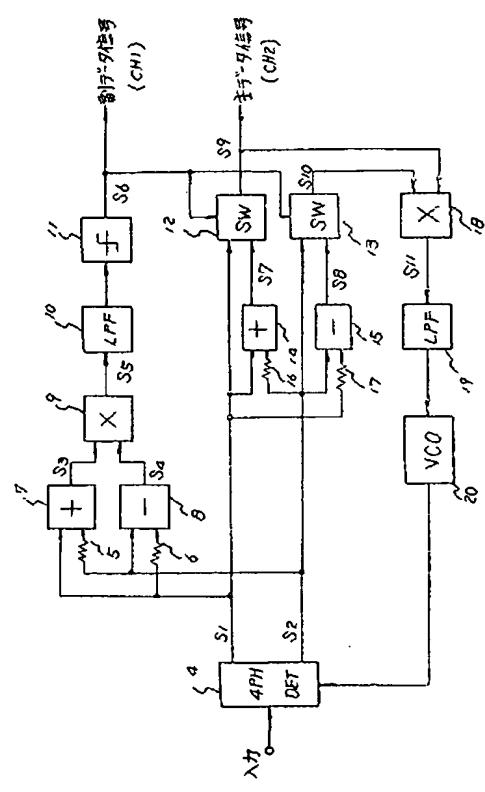
第1図



第2図

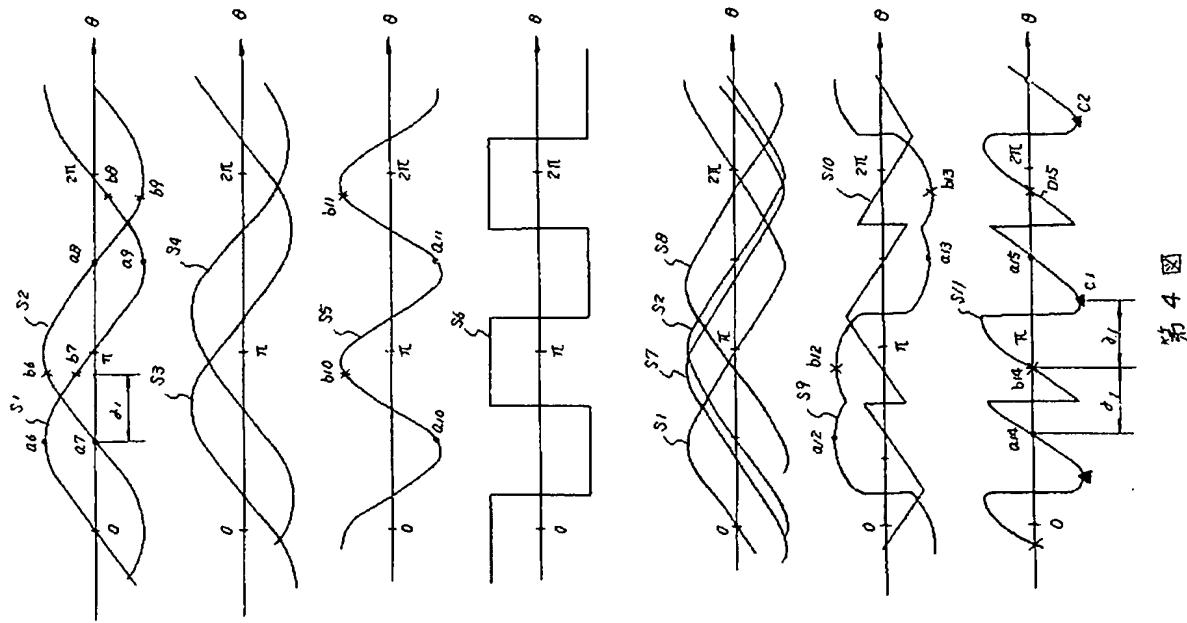


第3図



第3図

第7図



第4図

